



KEMENTERIAN RISET, TEKNOLOGI DAN PENDIDIKAN TINGGI  
UNIVERSITAS BRAWIJAYA  
FAKULTAS TEKNIK  
JURUSAN TEKNIK ELEKTRO

Jl. Mayjend. Haryono no. 167, Malang, 65145, Indonesia  
Telp. : +62-341-554166; Fax : +62-341-554166  
<http://elektro.ub.ac.id> E-mail : [elektro@ub.ac.id](mailto:elektro@ub.ac.id)

---

## UJIAN AKHIR SEMESTER GENAP TAHUN AKADEMIK 2016/2017

Mata Kuliah : TKE4221/Mikroelektronika Dosen : Eka Maulana, ST. MT. MEng.  
Hari/Tanggal : Jumat/ 16 Juni 2017 Waktu: 100 menit  
Jurusan : Teknik Elektro Sifat : Open Book

---

Rancang dan Jelaskan desain dan simulasi VLSI rangkaian CMOS yang telah saudara kerjakan dalam makalah meliputi !

1. Ekspresi **fungsi logika**, **tabel kebenaran** dan **cara kerja** dari desain rangkaian kombinasional atau skuensial dengan  $n$  masukan ( $X$ ) dengan  $m$  keluaran ( $Y$ )! (ex: enkoder, dekoder, multiprekser, demultiplekser, adder, substraktor, regrister, counter, dll untuk aplikasi tertentu).  
(*bobot 20%*)
2. Gambar **gerbang logika** rangkaian dasar dan rangkaian modifikasinya (standar CMOS) berdasarkan no. 1. Jelaskan jumlah penggunaan gerbang logika yang dirancang!  
(*bobot 20%*)
3. Gambar desain rangkaian **Transistor CMOS** berdasarkan desain No. 1 dan 2! Hitung jumlah transistor N-MOS dan P-MOS yang digunakan!  
(*bobot 20%*)
4. Gambar desain rangkaian CMOS menggunakan **Stick Diagram** dan **Layout** pada software VLSI. Jelaskan ukuran dan spesifikasi desain yang dirancang!  
(*bobot 20%*)
5. Jelaskan **karakteristik hasil simulasi** rangkaian CMOS tersebut berdasarkan parameter: tegangan, arus, frekuensi, kebenaran fungsi logika, desain 3D, dan respons waktu sinyalnya.  
(*bobot 20%*)

Sertakan softcopy file makalah dan file layout desain VLSI terkait.

--- Selamat Mengerjakan, Semoga Sukses ---